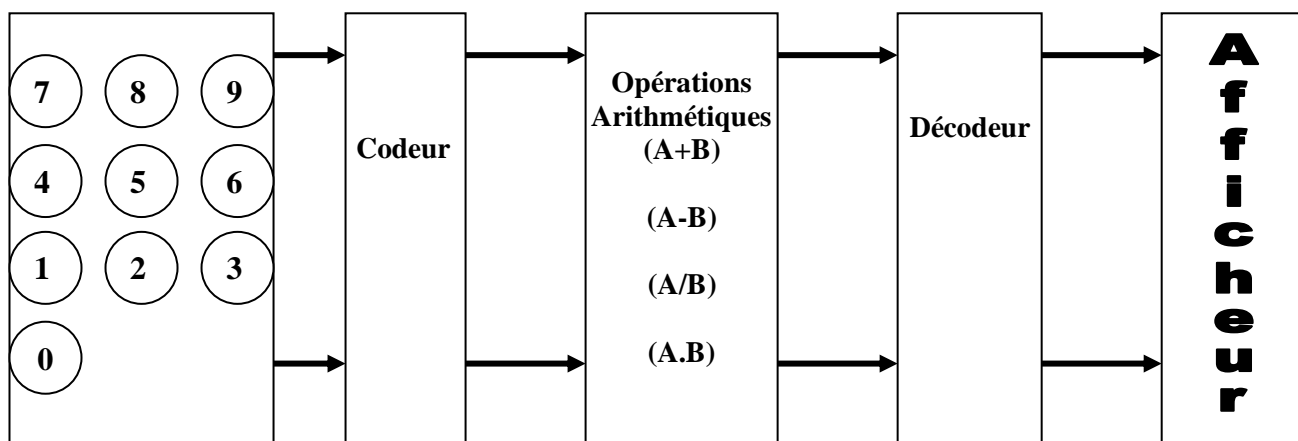


NOTE : 20

ETUDE DE LA PARTIE COMMANDE :

Après l'opération de perçage , les pièces seront transférées vers une zone de comptage assurée par un calculateur arithmétique dont le schéma synoptique est le suivant :



I- on donne $A = 1011$ et $B = 0110$

1°) Trouver l'équivalent décimal de A et B

$A = 1011_{(2)} \Rightarrow \dots\dots\dots(10)$

$B = 0110_{(2)} \Rightarrow \dots\dots\dots(10)$

2°) Soit B' le complément à « 2 » de B.
Calculer B' est donner son équivalent décimal.

.....
.....
.....

3°) Effectuer l'opération $(A + B')$, contrôler le résultat en convertissant la réponse binaire en décimal.

NB : Le résultat de cette opération sera donné sur un format de quatre bits, à cette effet on élimine le bit le plus significatif (1^{er} à gauche).

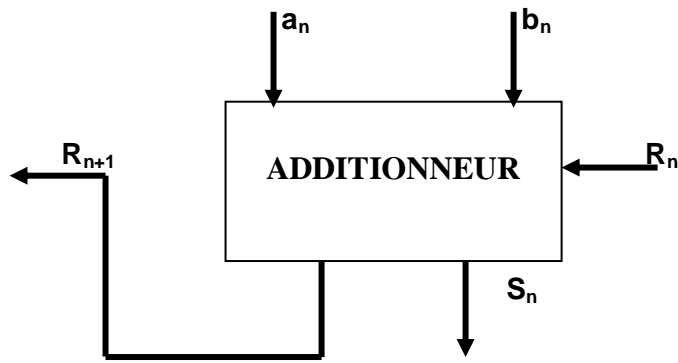
.....
.....
.....

4°) Que peut on conclure ?

.....
.....

II- Le modèle général d'un additionneur élémentaire d'ordre n est le suivant :

0.5
0.5
1.5
1.5
1
5



1°) En utilisant le modèle décrit ci-dessus, établir le circuit matérialisant l'addition de (A + B).

2.5

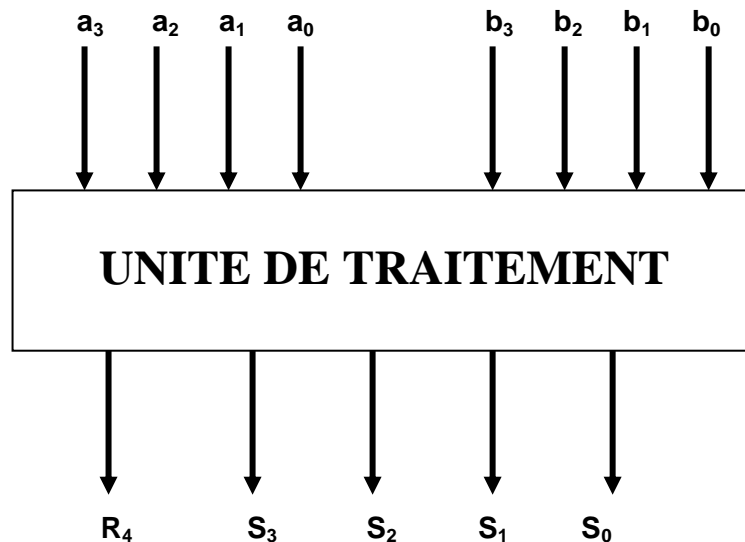
2°) En s'inspirant de la question (I- 3) et utilisant le modèle décrit ci-dessus , établi le circuit matérialisant la soustraction de (A – B)

2.5

III- On désire réaliser un additionneur/soustracteur

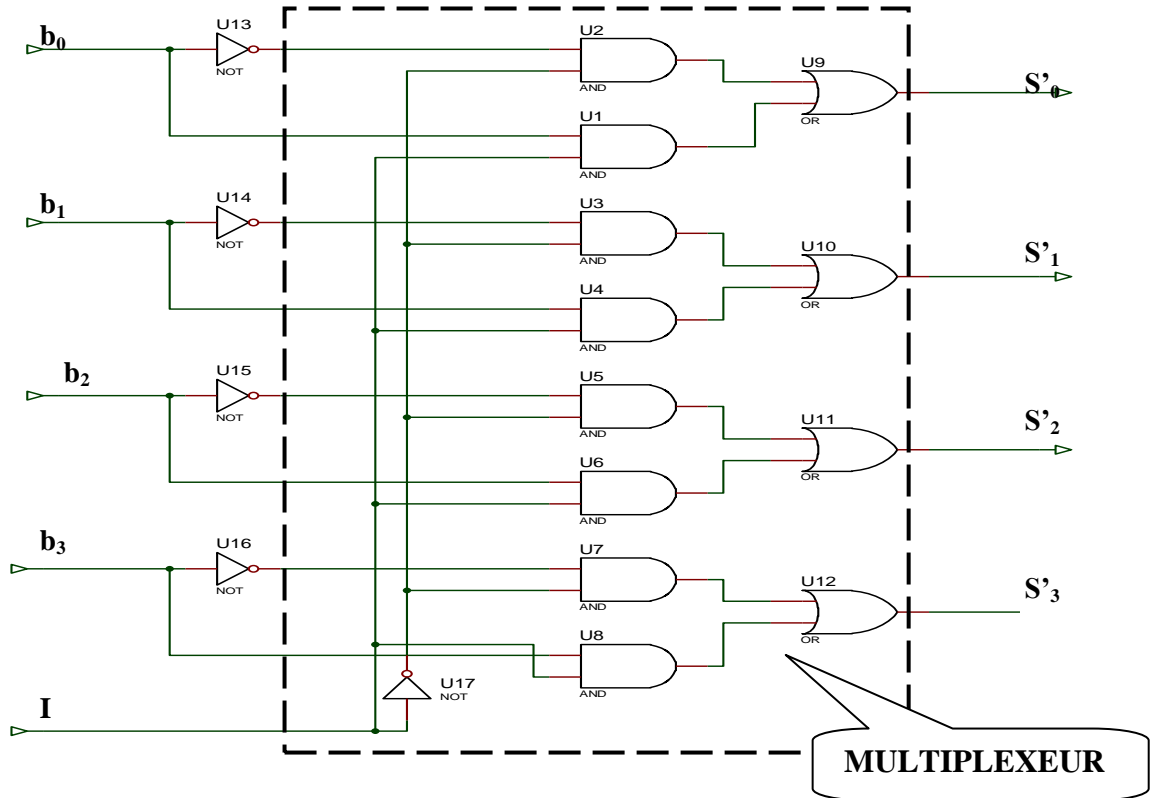
- L'unité de traitement comporte :
- un circuit 74HC283 (additionneur à 4 bits)
 - Un circuit 7404 (6inverseurs)
 - Un circuit 74157 (4 multiplexeurs 2 vers1)

Schéma synoptique de l'unité de traitement :



5

On donne le schéma logique suivant:

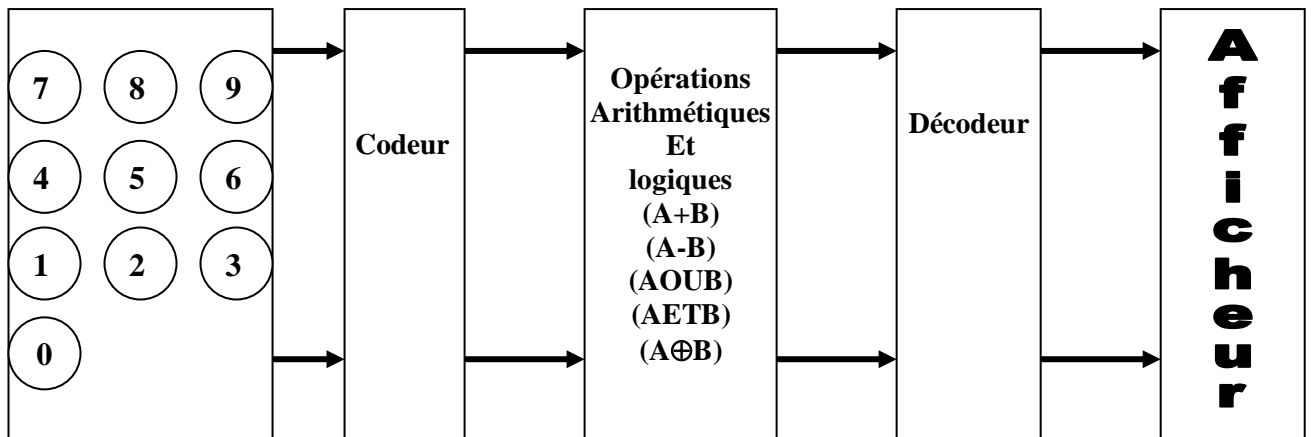


1°) Compléter la table suivante :

Adresse	Sorties			
I	S'3	S'2	S'1	S'0
0				
1				

2°) Compléter le schéma de câblage du circuit correspondant à l'unité de traitement numérique (page5/5)

IV- Pour obtenir une UAL (Unité Arithmétique et Logique) on a remplacé le bloc du schéma synoptique précédons (page1/5) par le schéma suivant :



Le circuit intégré **74LS381** est une UAL qui permet de réaliser des opérations logiques ou arithmétiques entre deux mots de 4 bits : **A = a₃a₂a₁a₀** et **B = b₃b₂b₁b₀**
 la table de fonctionnement est la suivante :

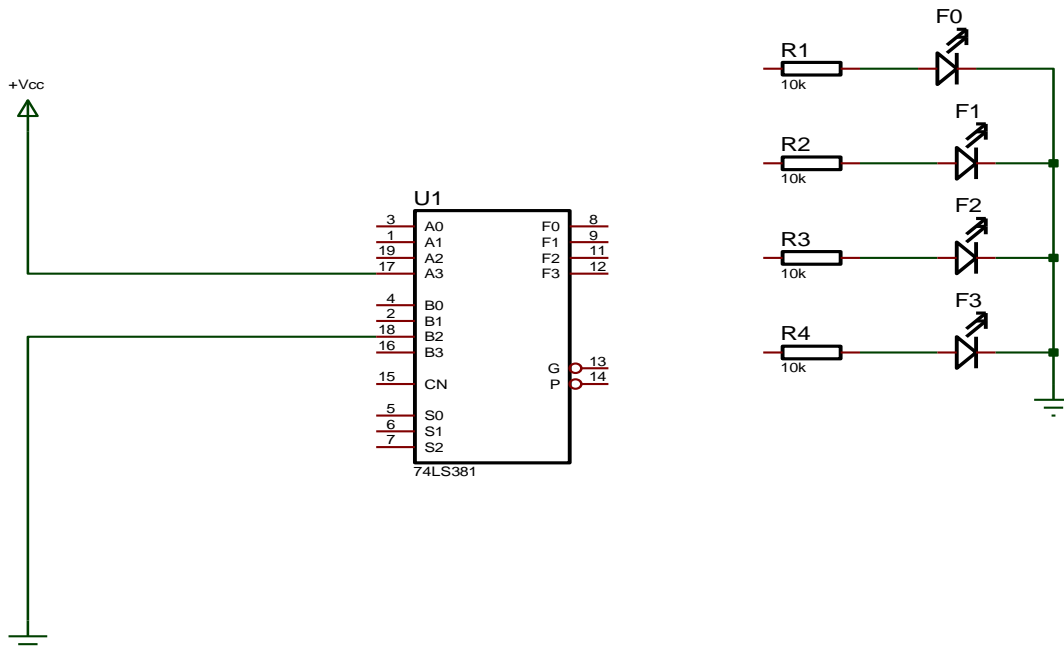
Sélection			Fonction
S2	S1	S0	
0	0	0	Clear
0	0	1	B - A
0	1	0	A - B
0	1	1	A plus B
1	0	0	A OU B
1	0	1	A XOR B
1	1	0	A ET B
1	1	1	Preset

1°) Compléter la table suivante :

S (s ₂ s ₁ s ₀)	A (a ₃ a ₂ a ₁ a ₀)	B (b ₃ b ₂ b ₁ b ₀)	F(f ₃ f ₂ f ₁ f ₀)
110	1010	0111	
	1111	0101	1010
100	1001	1100	
010	0110		1101
000			

2°) Compléter le câblage ci-après pour avoir à la sortie:

$$F(F_3F_2F_1F_0) = A(1110) - B(1001)$$



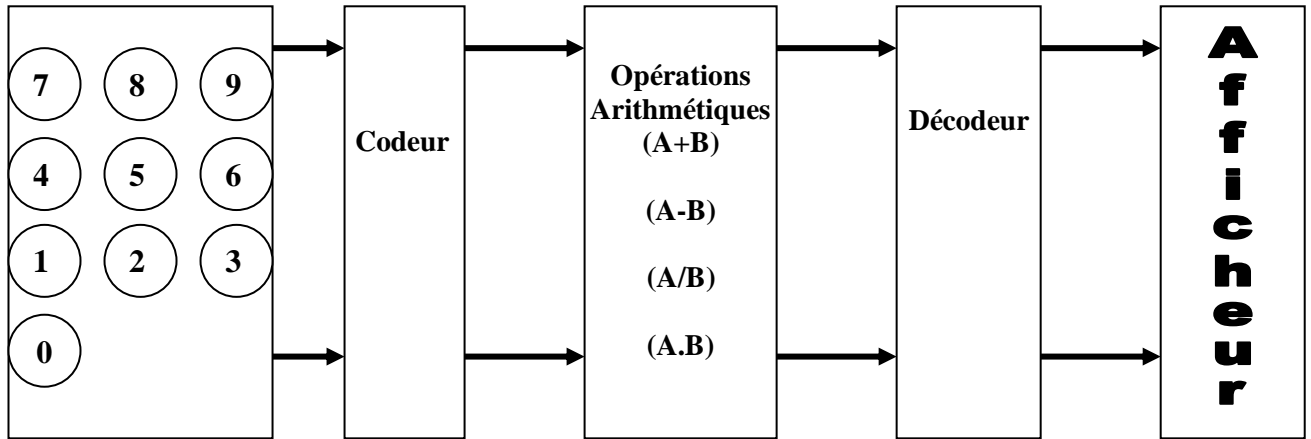
2

3

5

ETUDE DE LA PARTIE COMMANDE :

Après l'opération de perçage , les pièces seront transférées vers une zone de comptage assurée par un calculateur arithmétique dont le schéma synoptique est le suivant :



I- Soit $A = a_3a_2a_1a_0$ et $B = b_3b_2b_1b_0$ deux nombres binaires

1°) on donne $A = 1011$ et $B = 0110$

Trouver l'équivalent décimal de A et B

$A = 1011_{(2)} \Rightarrow \dots\dots\dots 11_{(10)}$

$B = 0110_{(2)} \Rightarrow \dots\dots\dots 6_{(10)}$

2°) Soit B' le complément à « 2 » de B.
Calculer B' est donner son équivalent décimal.

0110 son comp à « 2 » 1010
 d'où $(-8) + 2 = -6_{(10)}$
 $1010_{(2)} \Rightarrow -6_{(10)}$

3°) Effectuer l'opération $(A + B')$, contrôler le résultat en convertissant la réponse binaire en décimal.

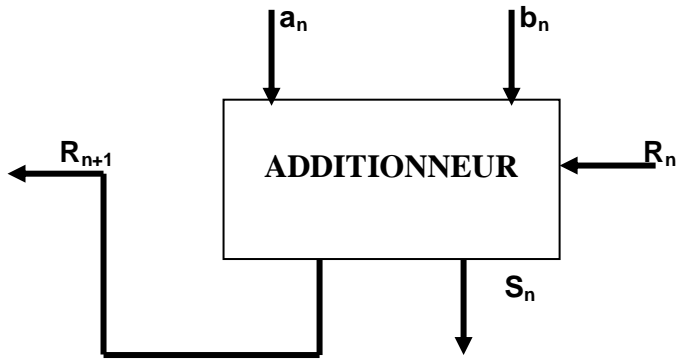
NB : Le résultat de cette opération sera donné sur un format de quatre bits, à cette effet on élimine le bit le plus significatif (1^{er} à gauche).

$A + B' \Rightarrow 1011_{(2)} + 1010_{(2)} = 0101_{(2)}$
 $11 - 6 = 5$
 $0101_{(2)} \Rightarrow 5_{(10)}$

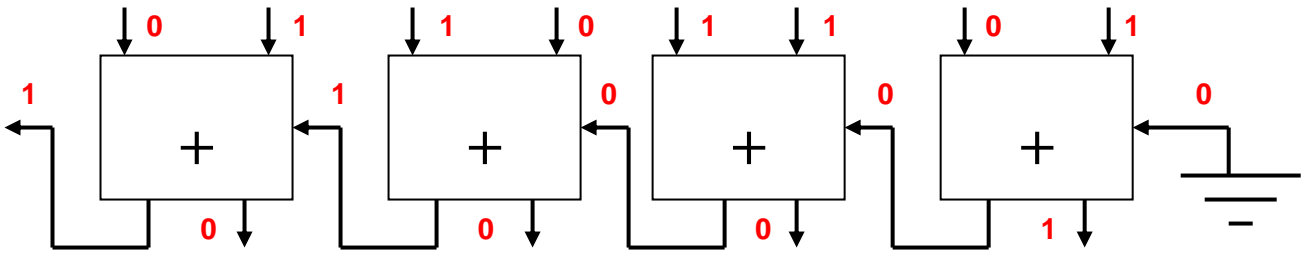
4°) Que peut on conclure ?

Le complément à « 2 » est la représentation négative d'un nombre binaire d'où $A + B' = A - B$.

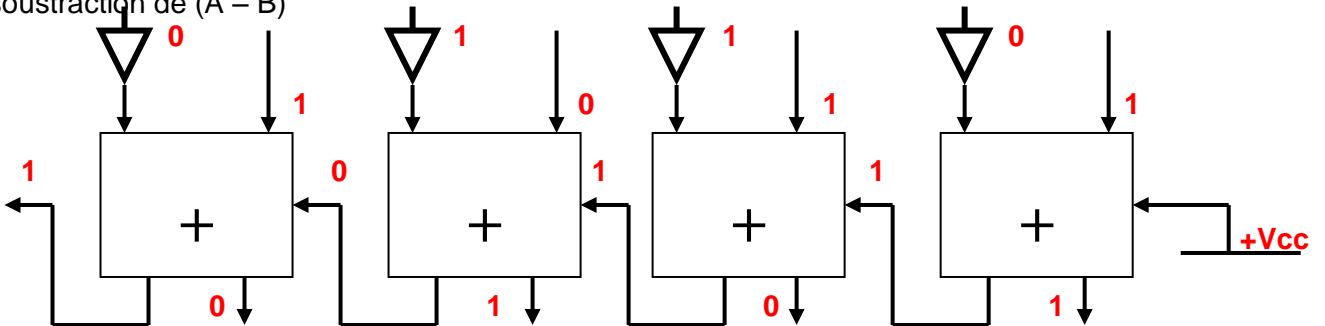
II- Le modèle général d'un additionneur élémentaire d'ordre n est le suivant :



1°) En utilisant le modèle décrit ci-dessus, établir le circuit matérialisant l'addition de (A + B).



2°) En s'inspirant de la question (I- 3) et utilisant le modèle décrit ci-dessus , établi le circuit matérialisant la soustraction de (A - B)

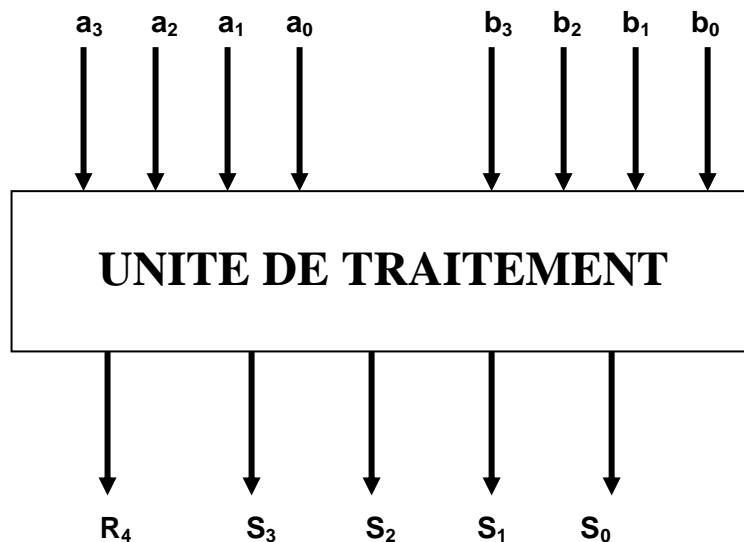


III- On désire réaliser un additionneur/soustracteur

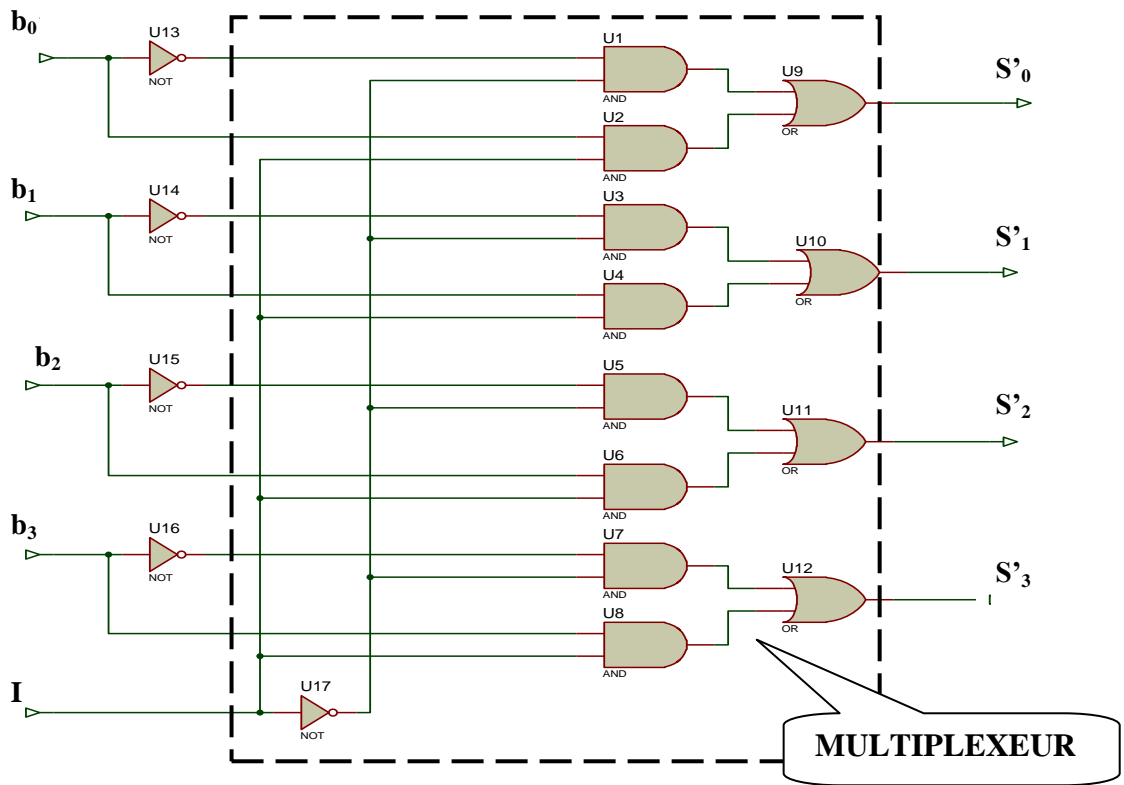
L'unité de traitement comporte :

- un circuit 74HC283 (additionneur à 4 bits)
- Un circuit 7404 (6inverseurs)
- Un circuit 74157 (4 multiplexeurs 2 vers1)

Schéma synoptique de l'unité de traitement :



On donne le schéma logique suivant:

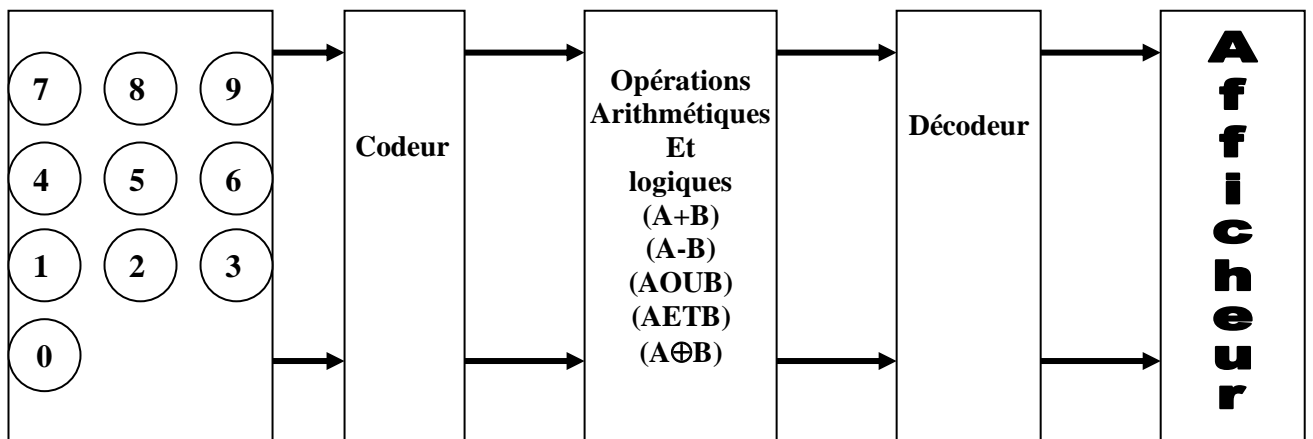


1°) Compléter la table suivante :

Adresse	Sorties			
	S'3	S'2	S'1	S'0
0	$\overline{b_3}$	$\overline{b_2}$	$\overline{b_1}$	$\overline{b_0}$
1	b_3	b_2	b_1	b_0

2°) Compléter le schéma de câblage du circuit correspond à l'unité de traitement numérique (page5/5)

IV- Pour obtenir une UAL (Unité Arithmétique et Logique) on a remplacé le bloc du schéma synoptique précédons (page1/5) par le schéma suivant :



Le circuit intégré **74LS381** est une UAL qui permet de réaliser des opérations logiques ou arithmétiques entre deux mots de 4 bits : **A = a₃a₂a₁a₀** et **B = b₃b₂b₁b₀**
 la table de fonctionnement est la suivante :

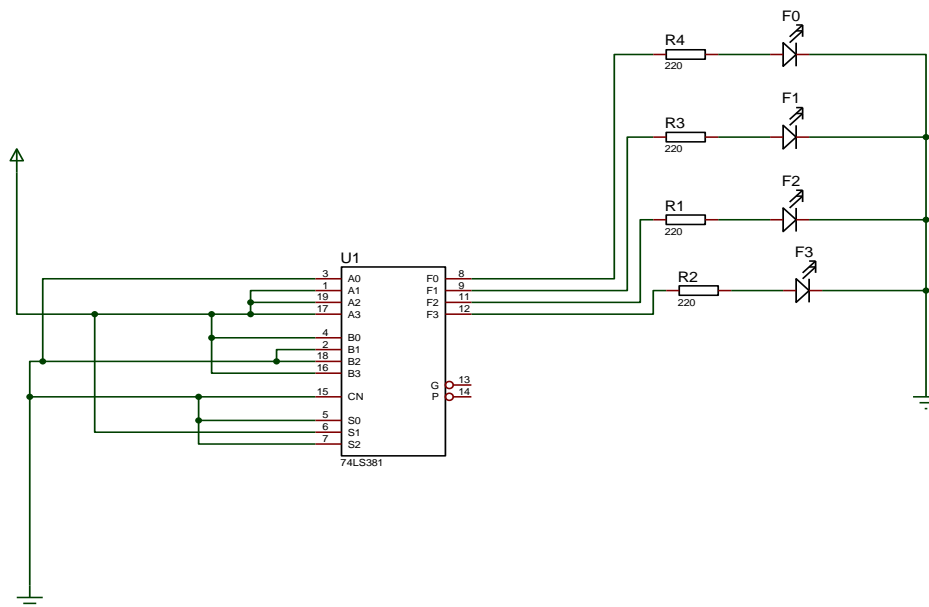
Sélection			Fonction
S2	S1	S0	
0	0	0	Clear
0	0	1	B - A
0	1	0	A - B
0	1	1	A plus B
1	0	0	A OU B
1	0	1	A XOR B
1	1	0	A ET B
1	1	1	Preset

1°) Compléter la table suivante :

S (s ₂ s ₁ s ₀)	A (a ₃ a ₂ a ₁ a ₀)	B (b ₃ b ₂ b ₁ b ₀)	F(f ₃ f ₂ f ₁ f ₀)
110	1010	0111	0010
010	1111	0101	1010
100	1001	1100	1101
010	0110	0101	0001
000	xxxx	xxxx	0000

2°) Compléter le câblage ci-après pour avoir à la sortie:

$$F (F_3F_2F_1F_0) = A (1110) - B (1001)$$



2

3

5